



Addierer

Die Rechenregeln für die Addition von zwei **einstelligen** Dualzahlen (die Addition zweier Bits) lassen sich in einer Wahrheitstabelle wie nebenstehend darstellen.

Bit A	Bit B	Σ	Ü
0	0		
0	1		
1	0		
1	1		

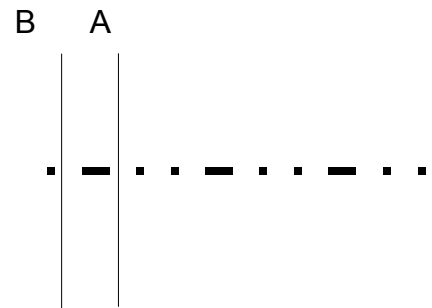
Es ergibt sich eine Schaltung mit zwei Eingängen (Bit A und Bit B) und zwei Ausgängen (Summenausgang Σ und Übertragsausgang Ü).

Die Funktionsgleichungen in der DNF lauten:

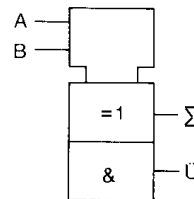
$\Sigma =$ _____ und

Ü = _____

Hieraus ergeben sich bei näherer Betrachtung folgende Schaltungen:



Man nennt solch eine Schaltung _____.



Hierfür gibt es ein festgelegtes Schaltzeichen

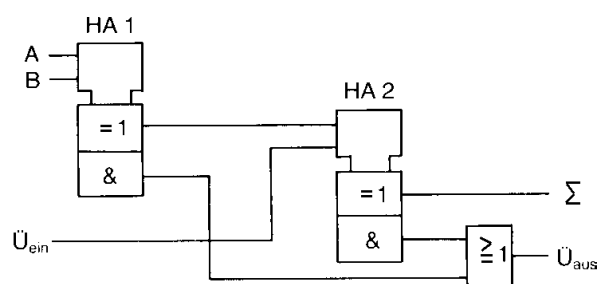
Diese Schaltung hat den Nachteil, dass lediglich zwei einzelne Binärstellen addiert werden können. Um mehrstellige Binärzahlen addieren zu können, muss auf der Eingangsseite ein eventuell vorhandener Übertrag aus der vorherherigen Stelle berücksichtigt werden.

Ü _e	Bit A	Bit B	Σ	Ü _a
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Es ist also ein weiteres Eingangssignal erforderlich, der Übertragseingang Ü_e.

Hierdurch ergibt sich die nebenstehende Wahrheitstabelle.

Auch für diese Wahrheitstabelle lässt sich nun die Funktionsgleichung für den Summenausgang Σ und den Übertragsausgang Ü_a bestimmen. "Findige" Leute haben festgestellt, dass man die zugehörige Schaltung aus folgenden Komponenten aufbauen kann:



Eine solche Schaltung nennt man _____

Durch die Serienschaltung von n Volladdierern lassen sich nun Rechenwerke für n Bit erzeugen.