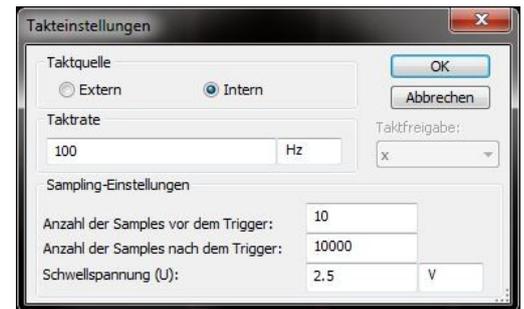
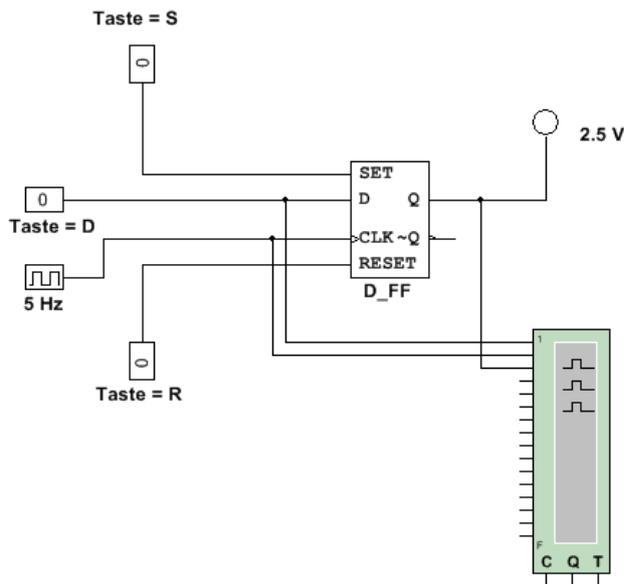
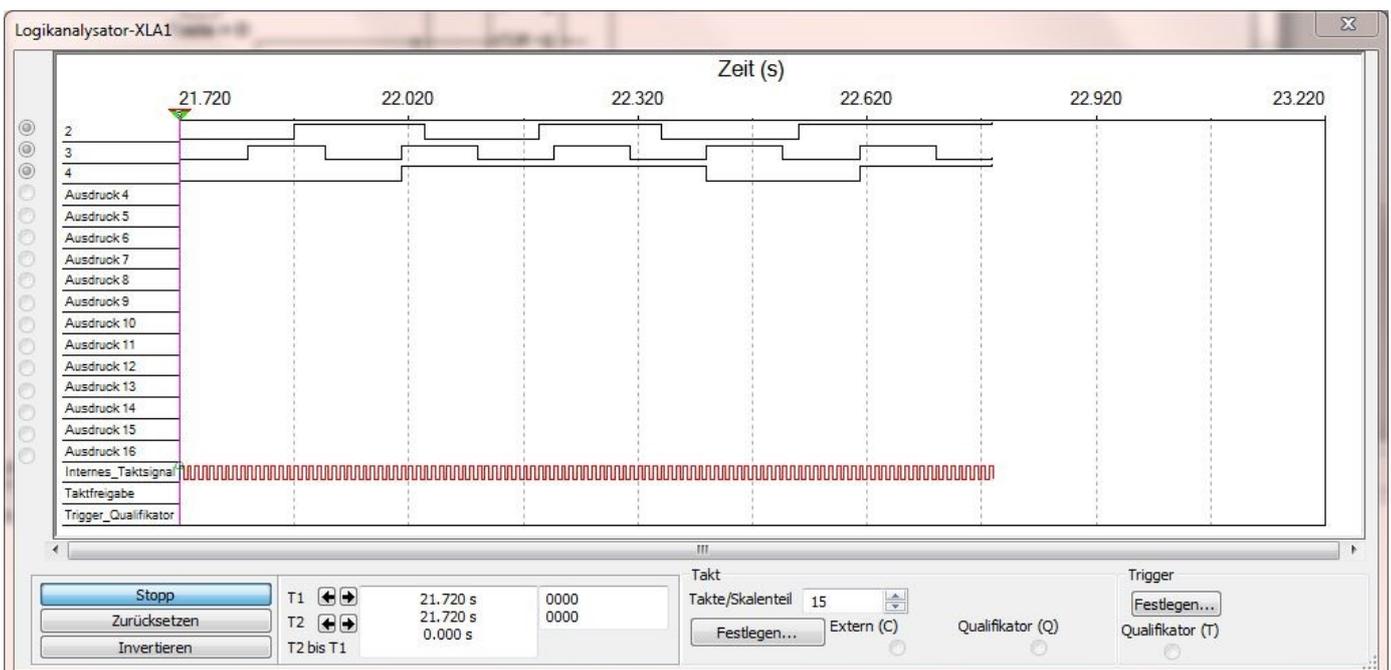


Übungen zum D-Flipflop

1. Bauen Sie mit der EWB die nachfolgende Schaltung auf. Achten Sie auf die Werte! Verwenden Sie beim Logicanalyzer diese Einstellungen sowie 15 Takte/Skalenteil.

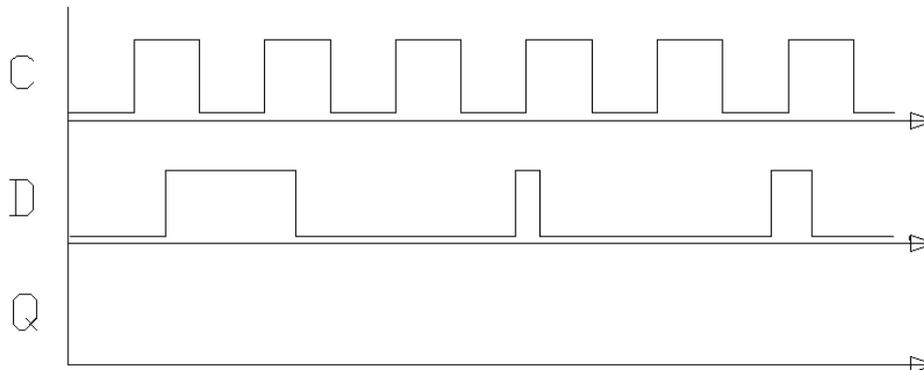


- a) Starten Sie die Simulation mit geöffnetem Fenster für den Logicanalyzer. Ändern Sie mit der Taste D den Wert am D-Eingang des Flipflops. Achten Sie darauf, zu welchem Zeitpunkt sich der Wert am Ausgang Q in Bezug zum Taktsignal CLK ändert.
- b) Nachfolgend ist ein Beispiel dargestellt: Zu welchem Zeitpunkt (bezogen auf den Verlauf von CLK) ändert sich am Ausgang Q der Schaltung das Signal nachdem das Signal D sich geändert hat?
 Drei obere Signale: oberstes Signal ist D, mittleres Signal ist CLK, unteres Signal ist Q.



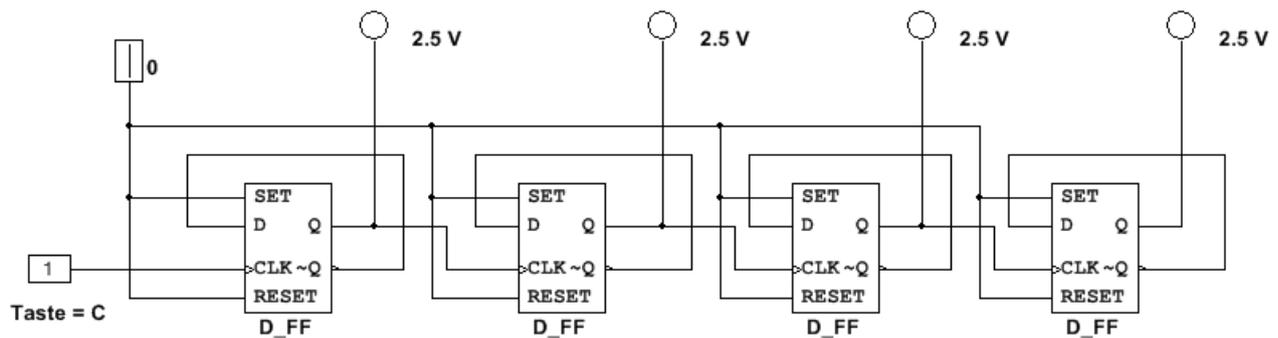
Arbeitsblatt Nr. 24	Q1 Technologie: Digitaltechnische Grundlagen	 B S G G
Datum:	Thema: Übungen zum D-Flipflop	
Seite 2 von 2	Name:	

c) Ergänzen Sie das Zeitliniendiagramm für den Ausgang Q.



d) Welchen Zweck haben die Eingänge SET und RESET bei diesem Flipflop?

2. Bauen Sie die nachfolgende Schaltung auf.



a) Welche Funktion erfüllt die Schaltung?

Erzeugen Sie hierzu mit der Interaktiven Digitalkonstanten (Taste C) ein Taktsignal.

b) Schließen Sie an die Ausgänge eine 7-Segment-Anzeige (DCD_HEX) mit den Eingängen DCBA (von links nach rechts) an (A an Q ganz links).

Was erscheint auf der Anzeige?

c) Erstellen Sie ein Zeitliniendiagramm für mindestens 17 Takte für die vier Ausgänge

d) Ersetzen Sie die Interaktive Digitalkonstante durch einen Taktgenerator mit der Frequenz 1 Hz, so dass die Funktion der Schaltung sichtbar wird.